

Translation of Abstract
(Korean Patent Application Publication
No. 2001-66407)

Application number: 1999-68122
Date of filing: 31. 12. 1999

Applicant: SAMSUNG ELECTRONICS CO., LTD.

Title: An apparatus and method for performing a synchronous demodulating operation in Code Division Multiple Access communication system

An apparatus and method for performing a synchronous demodulating operation is disclosed in which the synchronous demodulating operation is performed in which the synchronous demodulating operation is performed by extracting the pilot symbol received from the Dedicated Physical Control Channel in the Code Division Multiple Access(CDMA) mobile communication system is extracted and then the channel is estimates and compensated by using the extracted pilot symbol.

An apparatus for performing a synchronous demodulating operation in CDMA communication system according to the present invention intends to improve the capability of the synchronous demodulation in such a manner that the channel is estimated not only by using the pilot symbol on the relevant DPCCH(Dedicated Physical Control Channel) but also by using the pilot symbol on PCCPCH(Primary Common Control Physical Channel) at the same time.

Thus, the present invention enhances the capability of the synchronous demodulation in case where the terminal resides in the fast moving environment and when a fast data service is provided.

특 2001-0066407

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁷

H04B 1/69

(11) 공개번호 특 2001-0066407

(43) 공개일자 2001년 07월 11일

(21) 출원번호 10-1999-0066122

(22) 출원일자 1999년 12월 31일

(71) 출원인 삼성전자 주식회사 윤증용

경기 수원시 팔달구 매탄3동 416

(72) 발명자 허성호

경기도 성남시 분당구 정자동 57-4

황성규

(74) 대리인 서울특별시 관악구 신림 11동 1576-5
이건주

설사경구 : 없음

(54) 부호분할 다중접속 통신시스템의 동기형 복조 장치 및 방법

요약

부호분할다중접속(CDMA) 방식의 이동통신시스템에서 전용물리채널을 통해 수신된 파일럿 심볼을 추출하여 채널을 추정하고, 보상함으로써 동기형 복조 동작을 수행하는 장치 및 방법이 개시되어 있다. 본 발명에 따른 CDMA 방식의 복조 장치는, 전용물리채널(DPCH)의 동기형 복조를 위한 채널 추정에 이용되는 파일럿 심볼을 단순히 해당 DPCH상의 파일럿 심볼만을 이용하지 않고, 1차 공통제어물리채널(PCCPCH)상의 파일럿 심볼을 동시에 이용하여 채널 추정함으로써 동기형 복조 성능이 개선되도록 한다. 이러한 본 발명은 고속으로 미동하는 단말기의 환경과 고속의 데이터 서비스시에 복조 성능을 향상시킨다.

도표도

도3

의미어

파일럿 심볼, 동기형 복조, 기저대역, 채널 추정 및 보상, 전용물리채널(DPCH), 1차 공통제어물리채널(PCCPCH)

명세서

도면의 간략한 설명

도 1은 본 발명이 적용되는 순방향(다운링크) 전용물리채널(DPCH)의 프레임 구조를 보여주는 도면.

도 2는 종래 기술에 따른 동기형 복조장치의 구성을 보여주는 도면.

도 3은 본 발명에 따른 동기형 복조장치의 구성을 보여주는 도면.

도 4는 본 발명에 따른 동작을 설명하기 위한 전용물리채널(DPCH)과 1차 공통제어물리채널(PCCPCH)간의 전송 관계를 보여주는 도면.

도 5는 본 발명에 따른 동작을 설명하기 위한 전용물리채널(DPCH)과 1차 공통제어물리채널(PCCPCH)간의 전송시간 오프셋에 따른 파일럿 심볼의 위치 관계를 보여주는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 기술

본 발명은 부호분할다중접속 방식의 이동통신시스템에 관한 것으로, 특히 전용물리채널을 통해 수신된

파일럿 심볼을 추출하여 채널을 추정하고, 보상함으로써 동기형 복조 동작을 수행하는 장치 및 방법에 관한 것이다.

현재 표준화가 진행중인 3세대 이동 통신시스템인 IMT(International Mobile Telecommunication)-2000: 3GPP(3rd Generation Project Partnership) 시스템에서는 이동 단말기의 기저대역(baseband)에서 동기형 복조를 하기 위해 시간적으로 불연속적인 파일럿 심볼(Pilot Symbol)을 전송한다. 이러한 파일럿 심볼을 전송하는 비동기형 이동 통신시스템인 3GPP 시스템에서 하향링크(downlink) 전용물리채널(DPCH: Dedicated Physical Channel)의 프레임 구조가 도 1에 도시되어 있다.

도 1은 다중접속 방식으로 DS(Direct Sequence) / CDMA(Code Division Multiple Access)(이하 'DS/CDMA'라 칭함)방식을 채택하고 있는 기지국간 비동기형 이동 통신시스템인 3GPP 시스템에서 하향링크 DPCH의 프레임 구조를 보여주는 도면이다.

상기 도 1을 참조하면, 무선 전송은 10ms 프레임 단위로 이루어지며, 하나의 프레임은 16개의 타임슬롯(time slot)으로 구성된다. 0.625ms 길이의 하나의 슬롯은 전용물리제어채널(DPCCH: Dedicated Physical Control Channel)과, 전용물리데이터채널(DPDCH: Dedicated Physical Data Channel)로 이루어진다. 상기 DPDCH에는 트래픽 데이터(Data1, Data2)가 포함되고, 상기 DPCCH에는 전송률 정보(Transport Format Combination Indicator: 이하 'TFCI'라 칭함), 전력제어(Transmit Power Control: 이하 'TPC'라 칭함)비트, 파일럿 심볼(Pilot)이 포함되며, 이를이 하나의 슬롯내에서 시간적으로 멀티플렉싱이 되게 된다. 이때 슬롯의 끝 부분에 위치한 파일럿 심볼은 증기 획득(Synchronization Acquisition) 및 채널 추정(Channel Tracking)을 위한 것으로 이동 단말기에서 이미 알고있는 심볼이다.

도 2는 DS/CDMA방식 이동 단말기에 포함되는 전형적인 기저대역 동기형 복조 장치의 구성을 보여주는 도면이다.

지금, 기지국에서 도 1에 도시된 바와 같은 프레임을 전송하면, 이동 단말기의 안테나, RF(Radio Frequency)/IF(Intermediate Frequency) 수신회로부 및 아날로그/디지털 신호처리부를 거쳐 디지털 신호로 변환된 신호가 상기 도 2의 코드 추정기 100으로 인가된다. 상기 코드 추정기(Code Tracker) 100은 전송된 코드의 등기를 이용 후 역 확산(despread) 동작을 수행한다. 파일럿 심볼을 추출기 110은 역 확산된 흔의 심볼단위의 신호에서 동기형 복조를 위해 슬롯의 마지막에 위치되어 전송된 파일럿 심볼을 추출한다. 채널 추정기 120은 기지국과 단말기간의 이동 통신채널상에서 발생하는 페미팅(fading) 및 도플러(Doppler)에 의한 위상 및 진폭 왜곡을 보상하기 위해 채널을 추정한다. 동기형 복조기 130은 상기 추정된 채널 값을 이용하여 슬롯내의 데이터 심볼구간의 신호에 대해서 보상을 한다. 이렇게 보상된 신호는 신호결합기 140으로 인가된다. 여기서는 신호결합기 140이 하나로 구성되는 것으로 도시하였지만, 실제로 구현되는 동기형 복조 장치의 신호 결합기는 레이크(Rake) 수신기내의 핑거(finger) 수만큼 구비되며 각 핑거들로부터 입력되는 신호를 결합하는 기능을 수행한다. 상기 신호 결합기 140의 출력 신호는 채널 복호기 150으로 인가되어 디인터리빙(de-interleaving) 및 복호화 처리된 후 기지국에서 전송한 사용자 데이터로서 복구된다.

상기 도 2에 도시된 채널 추정기 120은 매우 다양한 방식으로 구현될 수 있다. 대표적인 예로 WMSA(Weighted Multiple Slot Average)방식과, 인터플레이션(Interpolation)방식이 있다. 상기 WMSA방식은 현재의 슬롯을 중심으로 전후 몇 개의 슬롯의 채널추정 값에 웨이트(weight)를 두어 현재 슬롯의 채널 추정 값에 반영하는 방식이다. 이 방식은 단말기의 저속 이동시, 즉 이동 통신 채널의 시간 변화가 느릴 때에는 성능이 우수하나, 고속 이동시에는 성능 열화가 발생한다는 단점이 있다.

이와 달리 인터플레이션 방식은 슬롯별로 추정된 채널 값을 최소 2슬롯 혹은 그 이상의 슬롯간에 인터플레이션을 이용함으로써 채널을 추정하는 방식이다. 이러한 인터플레이션 방식에는 선형(1차)에서 다양한 다항식(polyomial)에 의한 고차 방식이 있는데, 다항식을 이용한 고차 인터플레이션에는 복잡도가 증가하게 된다. 이러한 인터플레이션 방식의 채널 추정은 단말기의 고속 이동시에는 성능이 향상되지만, 단말기가 저속으로 이동하는 환경에서는 성능 열화가 발생한다는 단점이 있다.

위에서 살펴본 바와 같이, 어느 채널 추정 방식도 다양한 단말기의 이동 속도에 의한 이동 통신 채널의 변화를 완전하게 추정하지는 못한다. 이러한 부정확한 채널 추정의 근본적인 원인은 채널 추정에 이용되는 파일럿 심볼의 길이가 충분하지 못하여, 시간적으로 슬롯 끝부분에 위치하여 불연속적으로 전송되기 때문이다. 다시 말하면, 이동 통신시스템에서 하향링크로 전송된 DPCH의 동기형 복조를 위한 장치에서는 DPCH 채널상의 파일럿 심볼만을 이용하여 채널을 추정하기 때문에 단말기가 고속으로 이동하는 환경에서는 파일럿 심볼의 불충분한 길이와 불연속 전송으로 인해 성능의 손실이 발생한다. 특히 사용자의 데이터가 고속의 서비스인 경우에는 파일럿 심볼이 차지하는 시간이 저속 데이터 서비스인 경우에 비해 상대적으로 더 짧기 때문에 성능 열화가 더 크게 될 것이다.

발명의 이루고자 하는 기술적 목표

따라서 본 발명의 목적은 이동 통신시스템에서 단말기의 이동 속도가 변화하는 경우에도 이동 통신 채널을 정확하게 추정하는 장치 및 방법을 제공함에 있다.

본 발명의 다른 목적은 이동 통신시스템에서 단말기가 고속으로 이동하는 환경하에서 발생되는 복조 성능 손실을 최소화하는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 이동 통신시스템에서 고속의 데이터 서비스인 경우에 데이터 복조 성능이 열화될을 방지하는 장치 및 방법을 제공함에 있다.

이러한 목적들을 달성하기 위한 본 발명은 이동 통신시스템에서 전용물리채널(DPCH)의 동기형 복조를 위한 채널 추정에 이용되는 파일럿 심볼을 단순히 해당 DPCH상의 파일럿 심볼만을 이용하지 않고, 1차 공통 제어물리채널(PCCPCH)상의 파일럿 심볼을 동시에 이용하여 채널 추정함으로써 동기형 복조 성능이 개선되

도록 한다. 이러한 본 발명은 고속으로 이동하는 단말기의 환경과 고속의 데이터 서비스시에 복조 성능을 향상시키는 미점이 있다.

본 발명의 제1견지(aspect)에 따르면, CDMA방식 통신 시스템의 복조 장치는 전용룰리채널(DPCH)상에서 추출된 파일럿 심볼을 이용하여 채널을 추정하는 제1채널 추정기를 구비한다. 제2채널 추정기는 1차 공통제어파리채널(PCCPCH)상에서 추출되며 상기 DPCH상의 파일럿 심볼과 다른 시구간에 위치하는 파일럿 심볼을 이용하여 채널을 추정한다. 동기형 복조기는 상기 채널 추정기들에 의해 추정된 채널 값을 이용하여 상기 DPCH상의 데이터를 보상하여 복조하는 동기형 복조기를 포함하여 이루어진다. 신호결합기는 상기 각 복조기들에 의해 복조된 신호를 결합하여 신호대잡음비(SNR)가 개선된 신호를 출력한다. 채널 복호기는 상기 신호결합기의 출력을 디인터리빙 및 복호화하여 사용자 데이터를 복구한다.

본 발명의 제2견지에 따르면, CDMA방식 통신시스템의 복조 장치는 다수의 핑거 복조기를 구비한다. 상기 각 복조기들은 전용룰리채널(DPCH)상의 기저대역 디지털 신호를 역학산한 후 파일럿 심볼을 추출하고, 미 추출된 파일럿 심볼을 이용하여 채널을 추정하는 제1채널 추정기와, 1차 공통제어파리채널(PCCPCH)상의 기저대역 디지털 신호를 역학산한 후 파일럿 심볼을 추출하고, 상기 DPCH상의 파일럿 심볼과 다른 시구간에 위치하는 미 추출된 파일럿 심볼을 이용하여 채널을 추정하는 제2채널 추정기와, 상기 채널 추정기들에 의해 추정된 채널 값을 이용하여 상기 DPCH상의 데이터를 보상하여 복조하는 동기형 복조기를 포함하여 이루어진다. 신호결합기는 상기 각 복조기들에 의해 복조된 신호를 결합하여 신호대잡음비(SNR)가 개선된 신호를 출력한다. 채널 복호기는 상기 신호결합기의 출력을 디인터리빙 및 복호화하여 사용자 데이터를 복구한다.

본명의 구성 및 작동

이하 본 발명의 바람직한 실시예의 상세한 설명이 첨부된 도면들을 참조하여 설명될 것이다. 하기에서 본 발명을 설명할에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

도 3은 본 발명에 따른 이동 통신시스템의 동기형 복조 장치의 구성을 보여주는 도면으로, 일례로 DS/CDMA 방식의 단말기에 구성된 동기형 복조 장치를 보여주고 있다. 도 1에 도시된 종래 기술에 따른 동기형 복조 장치가 구비하고 있는 구성요소를 이외에도 본 발명에 따른 동기형 복조 장치는 1차 공통제어파리채널(PCCPCH: Primary Common Control Physical Channel)코드 추정기 202, 파일럿 심볼 추출기 212, 채널 추정기 222 및 정규화기 226을 더 포함하여 구성될 수 있다.

지금, 기지국에서 도 1에 도시된 바와 같은 구조의 프레임을 전송하면, 이동 단말기의 안테나(Antenna), RF(Radio Frequency)/IF(Intermediate Frequency) 수신회로부 및 마날로그/디지털 신호처리부를 거쳐 기저대역(baseband)의 디지털 신호가 출력된다. 상기 기저대역의 디지털 신호는 PCCPCH 코드 추정기 202 및 DPCH 코드 추정기 204로 인가된다.

상기 DPCH 코드 추정기 204는 DPCH를 통해 전송된 신호의 코드 동기를 이룬 후 역학산 동작을 수행한다. 파일럿 심볼 추출기 212는 상기 DPCH 코드 추정기 204에 의해 역학산된 심볼단위의 신호에서 동기형 복조를 위해 슬롯의 마지막에 위치되어 전송된 파일럿 심볼을 추출한다. 채널 추정기 222는 기지국과 단말기 간의 이동 통신채널상에서 발생하는 페이딩(fading) 및 도플러(Doppler)에 의한 위상 및 진폭 왜곡을 보상하기 위해 상기 추출된 PCCPCH 파일럿 심볼로부터 채널을 추정한다.

상기 PCCPCH 코드 추정기 202는 PCCPCH를 통해 전송된 신호의 코드 동기를 이룬 후 역학산 동작을 수행한다. 파일럿 심볼 추출기 212는 상기 PCCPCH 코드 추정기 202에 의해 역학산된 심볼단위의 신호에서 동기형 복조를 위해 슬롯의 마지막에 위치되어 전송된 파일럿 심볼을 추출한다. 채널 추정기 222는 기지국과 단말기 간의 이동 통신채널상에서 발생하는 페이딩 및 도플러에 의한 위상 및 진폭 왜곡을 보상하기 위해 상기 추출된 PCCPCH 파일럿 심볼로부터 채널을 추정한다. 이때 추정된 채널 값은 기지국에서 승신한 PCCPCH와 DPCH간에 전력의 차이가 있기 때문에 DPCH의 동기형 복조기 230의 채널 보상 동작에 바로 응용 할 수 없다. 이를 위해 정규화기 226은 PCCPCH와 DPCH간의 전력의 차이를 고려하여 상기 채널 추정기 222에 의해 추정된 채널 값을 정규화한다.

상기 채널추정기들 222 및 224는 각 슬롯(slot)내의 파일럿 심볼(pilot symbol) 구간 동안에 상관(correlation)을 취하여 결과값 r_i 를 구하고, 각 슬롯에서 구해진 상관 결과값 r_i 에 대해 웨이팅 팩터(weighting factor) w_i 의 값을 변화시키면서 r_i 의 r_i 값을 구함으로써 채널 추정값을 구하게 된다.

동기형 복조기 230은 상기 채널 추정기 224에 의해 추정된 채널 값과 정규화기 226에 의해 정규화된 추정 채널 값을 이용하여 채널을 보상함으로써 DPCH 복조를 수행한다. 상기 동기형 복조기 230은 채널추정기들 222, 224에 의해 구해진 추정값에 대해 conjugate를 취하여 수신신호에 곱함으로써 복조동작을 행하게 된다. 이러한 채널 추정, 보상 및 동기형 복조 동작은 DS/CDMA의 레이크 수신기를 구성하는 다수의 핑거 복조기 각각에서 수행되는 동작이다. 그러나 여기서는 설명의 편의를 위해 하나의 핑거 복조기에서 수행되는 동작으로 도면을 도시하고 설명하고 있음을 유의하여야 한다.

신호 결합기 240은 다수의 핑거 복조기 각각에서 채널 추정, 보상 및 동기형 복조 처리된 신호들을 결합하여 신호대잡음비(SNR: Signal to Noise Ratio)가 개선된 신호를 채널 복호기 250으로 인가한다. 채널 복호기 250은 상기 신호 결합기 240으로부터의 신호를 디인터리빙 및 복호화 처리하여 전송된 사용자 데이터를 최종적으로 복원한다.

상기 도 3에 도시된 바와 같이, 본 발명에 따른 동기형 복조 장치는 PCCPCH 코드 추정기 202, 파일럿 심볼 추출기 212, 채널 추정기 222 및 정규화기 226에 의한 채널 추정 값과, DPCH 코드 추정기 204, 파일럿 심볼 추출기 214 및 채널 추정기 224에 의한 채널 추정 값을 동기형 복조기 230에 동시에 인가한다. 그러면 동기형 복조기 230은 상기 채널 추정 값을 이용하여 채널을 보상하여 DPCH 복조를 수행한다. 이와 같이 본 발명에서 PCCPCH와 DPCH상의 파일럿 심볼을 동시에 이용하는 근본적인 이유는 단말기의 고속 이동 통신 채널은 시간적으로 매우 빨리 변화되며, DPCH상의 파일럿 심볼만을 이용하여 급변하는 이동 통신 채널을 충분히 추정할 수 없기 때문이다. 즉 DPCH상의 파일럿 심볼은 도 1에 도시된 바와 같이

슬롯의 끝에서 일부분 차지를 하고 있으며, 시간상으로 또한 불연속 전송되기 때문에 파일럿 심볼이 존재하는 해당 시간의 이동 통신 채널만 정확히 추정할 수 있을 뿐이다. 이에 따라 단말기의 고속 이동과 고속 데이터 서비스 환경에서는 PDCCH상의 파일럿 심볼이 차지하는 시간은 극히 짧아지기 때문에, 이로 인한 복조 성능의 열화는 매우 심각해질 수밖에 없다.

도 4 및 도 5는 본 발명에 따른 PDCCH 동기형 복조 동작시 PDCCPCH상의 파일럿 심볼과 PDCCH상의 파일럿 심볼이 동시에 이용되는 것을 보여주는 도면이다.

도 4는 현재 표준화가 진행 중인 3GPP에서 채택하고 있는 기지국에서의 PDCCPCH와 PDCCH간의 전송시간 관계를 보여주고 있다.

상기 도 4를 참조하면, PDCCPCH는 해당 기지국에서 전송시 기준 시간인 시스템 프레임 번호(SFN: System Frame Number)와 일치되어 10ms 프레임 단위로 전송된다. PDCCH는 상기 기준 SFN에서 상대적으로 256칩(chip) 단위로의 오프셋(offset) T_d 를 가지며 10ms 프레임 단위로 전송된다. 전송시간 오프셋 단위 256칩은 0.0625ms에 해당한다. 즉 PDCCPCH와 PDCCH간의 전송시간 오프셋은 최소 0 칩에서 2304 칩까지이며, 256칩 단위로 배정되는데, 해당하는 단말기는 상기 전송시간 오프셋을 PDCCH가 전송되기 전에 브로드캐스트 채널(BCH: Broadcast Channel)을 통해 알 수 있다.

도 5는 PDCCPCH와 PDCCH간의 전송시간 오프셋의 한 예를 보여주는 도면이다.

상기 도 5의 CASE I은 PDCCPCH를 통해 전송등작이 이루어지는 경우로, 채널 심볼 속도가 16ksps로 고정되어 있고, 하나의 슬롯내에서 처음 256 칩 시구간 동안은 전송이 없으며, 이어지는 슬롯 1280(256×5)칩 시구간에서는 BCH 데이터가 전송되고, 그 이후의 1024(256×4)칩 시구간 동안은 단말기가 사전에 알고 있는 파일럿 심볼이 전송되는 경우이다. CASE II, CASE III 및 CASE IV는 채널 심볼 속도가 32ksps인 PDCCH가 PDCCPCH와의 전송시간 오프셋 T_d 가 각각 0칩, 256칩, 1024칩인 경우이다.

상기 도 5를 참조하여 PDCCH 관점에서 PDCCPCH의 파일럿 심볼 위치를 관찰해보면, PDCCH상의 파일럿 심볼과 PDCCPCH상의 파일럿 심볼은 각각 다른 시구간에 위치한다. 즉 도 3과 같은 본 발명에 따른 장치에 의한 PDCCH 동기 복조시 PDCCPCH상의 파일럿 심볼의 추출에 의한 채널 추정이 PDCCH의 파일럿 심볼과 다른 시구간의 이동 통신 채널을 추정할 수 있음을 의미한다. 이와 같이 PDCCH의 동기 복조시 PDCCH상의 파일럿 심볼에 의한 채널 추정과 동시에 상기 PDCCH상의 파일럿 심볼과 다른 시구간에 위치하는 PDCCPCH상의 파일럿 심볼에 의한 채널 추정을 행함으로써 고속으로 이동하는 단말기의 경우 파일럿 심볼의 불연속 전송 및 불충분한 파일럿 심볼 시구간의 원인에 의한 동기형 복조 성능의 열화를 방지할 수 있다.

예를 들어, 전송시간 오프셋 $T_d=0$ 칩인 CASE II의 경우에는 PDCCH 관점에서 보면 비록 PDCCPCH, PDCCH간의 파일럿 심볼이 중첩되어 있지만, PDCCPCH의 파일럿 심볼이 248의 시구간(0.25ms)을 점유하고 있다. 이런 경우는 PDCCH 관점에서는 자기 파일럿 심볼의 시구간 확장으로 볼 수 있다. CASE III 및 CASE IV의 경우는 슬롯내의 PDCCH 파일럿 심볼의 시구간이 아닌 또 다른 시구간에 파일럿 심볼이 존재하기 때문에 PDCCH상의 파일럿 심볼로 추정할 수 없는 시구간에서 채널을 추정할 수 있다. 그러므로 CASE III 및 CASE IV의 경우는 CASE I의 경우보다 단말기가 고속으로 이동하더라도 동기형 복조 성능 향상이 기대된다. 즉 전송시간 오프셋 T_d 가 1024, 1280, 1536칩의 경우 PDCCPCH의 파일럿 심볼은 PDCCH 관점에서 보면 슬롯의 중간 시구간을 점유하기 때문에 채널 추정 효과의 극대화가 예견된다.

본명의 효과

상술한 바와 같이 본 발명은 이동 통신시스템의 단말기에서 PDCCH의 동기형 복조를 위한 채널 추정 및 보상 처리시 시간상으로 다르게 수신되는 PDCCPCH상의 파일럿 심볼 및 PDCCH상의 파일럿 심볼을 동시에 이용하여 채널을 추정함으로써 고속으로 이동하는 단말기 및 고속 데이터 서비스 환경에서 복조 성능을 개선 시킬 수 있는 미점이 있다.

한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 아니되며 후술하는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

(57) 청구의 범위

청구항 1. 전용률리채널(PDCCH)상에서 추출된 파일럿 심볼을 이용하여 채널을 추정하는 제1채널 추정기와,

1차 공통제어률리채널(PDCCPCH)상에서 추출되며 상기 PDCCH상의 파일럿 심볼과 다른 시구간에 위치하는 파일럿 심볼을 이용하여 채널을 추정하는 제2채널 추정기와,

상기 채널 추정기들에 의해 추정된 채널 값을 이용하여 상기 PDCCH상의 데이터를 보상하여 복조하는 동기형 복조기를 포함함을 특징으로 하는 부호분할다중접속방식 통신시스템의 복조 장치.

청구항 2. 제1항에 있어서, 상기 제2채널 추정기에 의해 추정된 채널 값을 정규화하여 정규화된 채널 값을 상기 동기형 복조기로 인가하는 정규화기를 더 포함함을 특징으로 하는 부호분할다중접속방식 통신시스템의 복조 장치.

청구항 3. 제2항에 있어서, 상기 정규화기는, 상기 PDCCH와 PDCCPCH간의 송신 전력 차이를 고려하여 정규

화하는 것을 특징으로 하는 부호분할다중접속방식 통신시스템의 복조 장치.

청구항 4. 다수의 핑거 복조기와,

상기 각 복조기들에 의해 복조된 신호를 결합하여 신호대잡음비(SNR)가 개선된 신호를 출력하는 신호결합기와,

상기 신호결합기의 출력을 디인터리빙 및 복호화하여 사용자 데이터를 복구하는 채널 복호기를 포함하여 이루어지며,

상기 각 복조기들은,

전용률리채널(DPCH)상의 기저대역 디지털 신호를 역확산한 후 파일럿 심볼을 추출하고, 이 추출된 파일럿 심볼을 이용하여 채널을 추정하는 제1채널 추정기와,

1차 공통제어률리채널(PCCPCH)상의 기저대역 디지털 신호를 역확산한 후 파일럿 심볼을 추출하고, 상기 DPCH상의 파일럿 심볼과 다른 시구간에 위치하는 이 추출된 파일럿 심볼을 이용하여 채널을 추정하는 제2채널 추정기와,

상기 채널 추정기들에 의해 추정된 채널 값을 이용하여 상기 DPCH상의 데이터를 보상하여 복조하는 동기형 복조기를 포함함을 특징으로 하는 부호분할다중접속방식 통신시스템의 복조 장치.

청구항 5. 제4항에 있어서, 상기 제2채널 추정기에 의해 추정된 채널 값을 정규화하여 정규화된 채널 값을 상기 동기형 복조기로 인가하는 정규화기를 더 포함함을 특징으로 하는 부호분할다중접속방식 통신시스템의 복조 장치.

청구항 6. 제5항에 있어서, 상기 정규화기는, 상기 DPCH와 PCCPCH간의 송신 전력 차이를 고려하여 정규화하는 것을 특징으로 하는 부호분할다중접속방식 통신시스템의 복조 장치.

청구항 7. 전용률리채널(DPCH)상에서 추출된 파일럿 심볼을 이용하여 채널을 추정하는 (a)과정과,

1차 공통제어률리채널(PCCPCH)상에서 추출되며 상기 DPCH상의 파일럿 심볼과 다른 시구간에 위치하는 파일럿 심볼을 이용하여 채널을 추정하는 (b)과정과,

상기 (b)과정에서 추정된 채널 값을 정규화하는 (c)과정과,

상기 (a)과정 및 상기 (c)과정에서 추정된 채널 값을 이용하여 상기 DPCH상의 데이터를 보상하여 복조하는 (d)과정을 포함함을 특징으로 하는 복조 방법.

청구항 8. 제7항에 있어서, 상기 (c)과정에서는, 상기 DPCH와 PCCPCH간의 송신 전력 차이를 고려하여 상기 (b)과정에서 추정된 채널 값을 정규화하는 것을 특징으로 하는 복조 방법.

청구항 9. 다수의 핑거 복조기와, 상기 각 복조기들에 의해 복조된 신호를 결합하여 신호대잡음비(SNR)가 개선된 신호를 출력하는 신호결합기와, 상기 신호결합기의 출력을 디인터리빙 및 복호화하여 사용자 데이터를 복구하는 채널 복호기를 포함하여 이루어지는 부호분할다중접속방식 통신시스템에서 상기 각 복조기들에서 수행되는 복조 방법에 있어서,

전용률리채널(DPCH)상의 기저대역 디지털 신호를 역확산한 후 파일럿 심볼을 추출하고, 이 추출된 파일럿 심볼을 이용하여 채널을 추정하는 (a)과정과,

1차 공통제어률리채널(PCCPCH)상의 기저대역 디지털 신호를 역확산한 후 파일럿 심볼을 추출하고, 상기 DPCH상의 파일럿 심볼과 다른 시구간에 위치하는 이 추출된 파일럿 심볼을 이용하여 채널을 추정하는 (b)과정과,

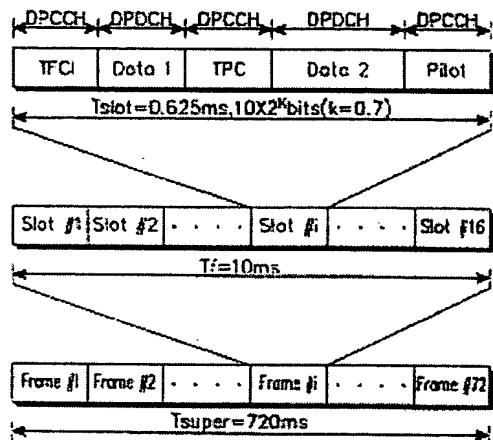
상기 (b)과정에서 추정된 채널 값을 정규화하는 (c)과정과,

상기 (a)과정 및 상기 (c)과정에서 추정된 채널 값을 이용하여 상기 DPCH상의 데이터를 보상하여 복조한 후 상기 신호결합기로 출력하는 (d)과정을 포함함을 특징으로 하는 복조 방법.

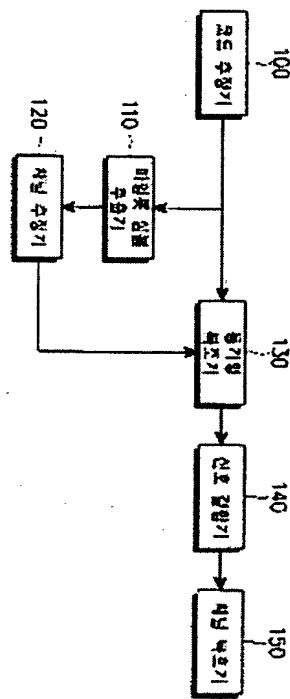
청구항 10. 제9항에 있어서, 상기 (c)과정에서는, 상기 DPCH와 PCCPCH간의 송신 전력 차이를 고려하여 정규화하는 것을 특징으로 하는 복조 방법.

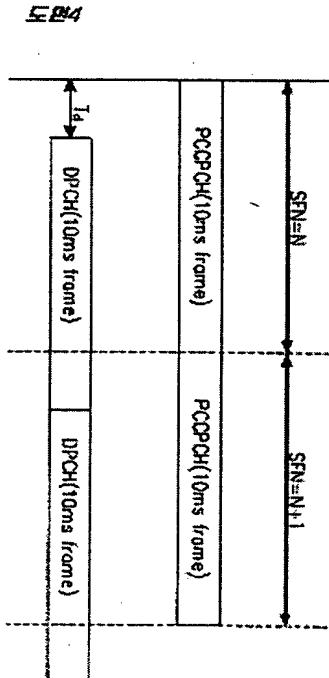
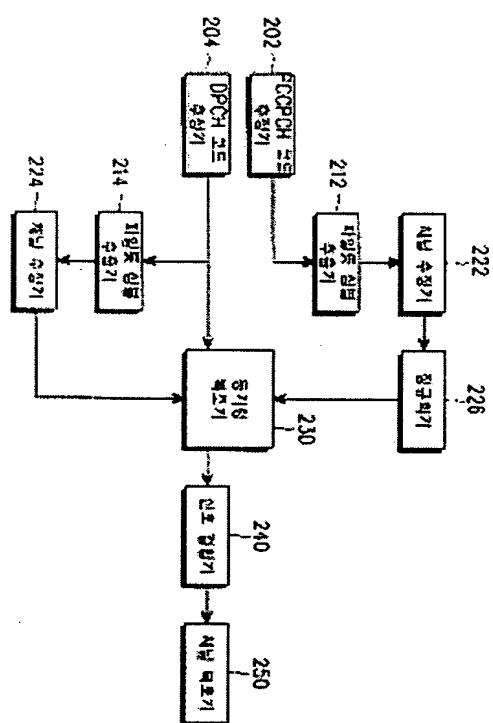
도면

5-1



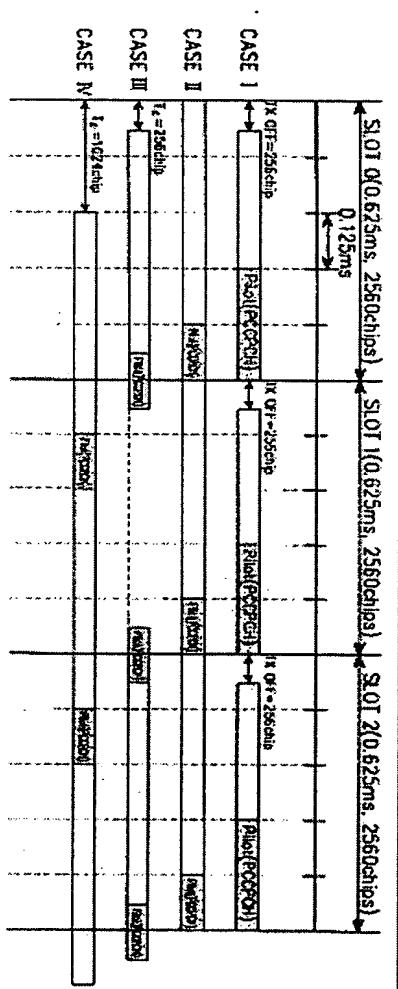
5-2





Best Available Copy

585



- CASE I : PCCPCH(16ksp/s)
- CASE II : $T_d=0$ chip/si DPCCH(32ksp/s)
- CASE III : $T_d = 256$ chip/si DPCCH(32ksp/s)
- CASE IV : $T_d = 1024$ chip/si DPCCH(32ksp/s)